

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002223145 A

(43) Date of publication of application: 09.08.02

(51) Int. Cl.
H03H 9/17
H01L 41/09
H03H 9/54

(21) Application number: 2001245449

(22) Date of filing: 13.08.01

(30) Priority: 22.11.00 JP 2000355775

(71) Applicant: MURATA MFG CO LTD

(72) Inventor:
TAKEUCHI MASAKI
YAMADA HAJIME
GOTO YOSHIHIKO
NOMURA TADASHI
SHIBATA AKIHIKO
YOSHINO YUKIO

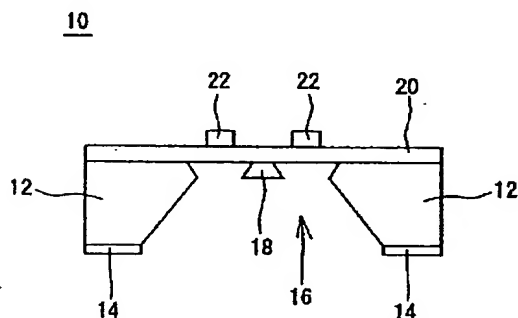
(54) PIEZOELECTRIC RESONATOR AND FILTER
USING IT AND ELECTRONIC DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized piezoelectric resonator that can prevent destruction of components and deterioration in the characteristic and can be manufactured at a low cost.

SOLUTION: The piezoelectric resonator 10 includes a substrate 12 having a hollow part 16. A beam 18 is formed to the substrate 12 in a way of crossing the hollow part 16 and a dielectric layer 20 is formed on the substrate 12 and the beam 18. A resonator 22 including a piezoelectric layer and an opposed electrode is formed on the dielectric layer 20 to configure a diaphragm type piezoelectric resonator.

COPYRIGHT: (C)2002,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-223145
(P2002-223145A)

(43) 公開日 平成14年8月9日 (2002.8.9)

(51) Int.Cl. ⁷	識別記号	F I	テームコード ⁸ (参考)
H 0 3 H 9/17		H 0 3 H 9/17	F 5 J 1 0 8
H 0 1 L 41/09		9/54	Z
H 0 3 H 9/54		H 0 1 L 41/08	C
			U

審査請求 未請求 請求項の数9 O L (全 10 頁)

(21) 出願番号 特願2001-245449 (P2001-245449)
(22) 出願日 平成13年8月13日 (2001.8.13)
(31) 優先権主張番号 特願2000-355775 (P2000-355775)
(32) 優先日 平成12年11月22日 (2000.11.22)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000006231
株式会社村田製作所
京都府長岡京市天神二丁目26番10号
(72) 発明者 竹内 雅樹
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72) 発明者 山田 一
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(74) 代理人 100079577
弁理士 岡田 全啓

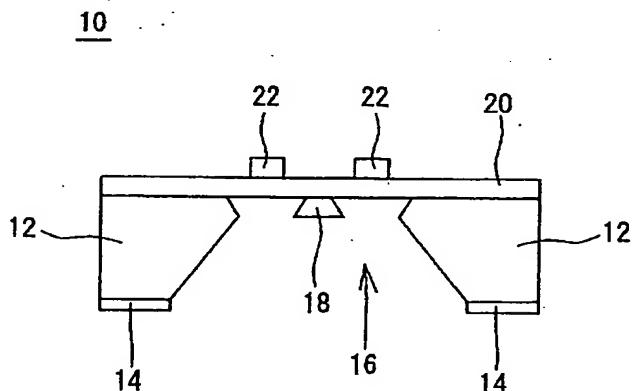
最終頁に続く

(54) 【発明の名称】 圧電共振子とそれを用いたフィルタおよび電子機器

(57) 【要約】

【課題】 素子の破壊や特性の劣化を防止することができ、低コストで生産することができる小型の圧電共振子を得る。

【解決手段】 圧電共振子10は、中空部16を有する基板12を含む。中空部16を横切るようにして、基板12に梁18を形成し、基板12と梁18の上に誘電体層20を形成する。誘電体層20上に、圧電体層と対向電極とを含む共振子22を形成し、ダイアフラム型圧電共振子を構成する。



【特許請求の範囲】

【請求項1】 貫通する中空部を有する基板、

前記中空部を覆うようにして前記基板の一方面上に形成され、少なくとも1層以上の薄膜からなるダイアフラム、および前記ダイアフラムを保持する部分から前記中空部を横切って前記ダイアフラムの面に接するように形成される梁を含み、

前記ダイアフラム上に複数の共振子が形成された、圧電共振子。

【請求項2】 前記基板と前記梁とは、前記ダイアフラムの一方面側において一体的に形成される、請求項1に記載の圧電共振子。

【請求項3】 前記基板と前記梁とは、前記ダイアフラムの反対面に形成される、請求項1に記載の圧電共振子。

【請求項4】 前記複数の共振子は、圧電体層と、前記圧電体層の一方面上に形成される一方の電極と、前記圧電体層の他方面上に形成される他方の電極とを含み、前記一方の電極および前記他方の電極のそれぞれは、引出し電極と、前記引出し電極に接続される1つ以上の振動電極とを含み、

前記一方の電極の前記振動電極と前記他方の電極の前記振動電極とが前記誘電体層を介して交差して形成される複数の振動部を有し、前記複数の振動部が電気的に並列に接続されたことを特徴とする、請求項1ないし請求項3に記載の圧電共振子。

【請求項5】 隣接する前記振動部間の距離が、前記振動部に励振される振動の波長の $1/2$ 以上であることを特徴とする、請求項4に記載の圧電共振子。

【請求項6】 前記振動部と前記ダイアフラムの固定端との距離が、前記振動部に励振される振動の波長の $1/2$ 以上であることを特徴とする、請求項4または請求項5に記載の圧電共振子。

【請求項7】 前記振動部と前記梁との距離が、前記振動部に励振される振動の波長の $1/2$ 以上であることを特徴とする、請求項4ないし請求項6のいずれかに記載の圧電共振子。

【請求項8】 請求項1ないし請求項7のいずれかに記載の圧電共振子を用いた、フィルタ。

【請求項9】 請求項1ないし請求項7のいずれかに記載の圧電共振子または請求項8に記載のフィルタを用いた、電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、圧電共振子に関し、特に、たとえば複数の共振子が同一基板上に形成され、これらの共振子が組合されてフィルタなどとして使用される圧電共振子に関する。

【0002】

【従来の技術】図14は、従来の圧電共振子の一例を示

す断面図解図である。圧電共振子1は、たとえば〔100〕Si基板などのような基板2を含む。基板2には、貫通する中空部3が形成される。基板2の一方面上には、中空部3を覆うようにして誘電体層4が形成される。誘電体層4は、たとえば厚さ数 μm ～数十 μm の SiO_2 薄膜などで形成される。さらに、誘電体層4上には、共振子5が形成され、ダイアフラム型圧電共振子が形成される。共振子5は、 ZnO などの圧電薄膜と、圧電薄膜を挟んで対向するAl電極薄膜などで形成される。この電極の対向部が、その部分の厚さおよび膜構成に応じた周波数の厚み縦振動モードで共振し、共振子としての特性が得られる。

【0003】図14では、1つの基板2上に1つの共振子5が形成されているが、1つの基板2上に複数の共振子5を形成する場合、図15に示すように、基板2に複数の中空部3および誘電体層4を形成し、これらの誘電体層4上に共振子5を1つずつ形成することができる。また、図16に示すように、基板2に大型の中空部3および誘電体層4を形成し、この誘電体層4上に複数の共振子5を配置することもできる。これらの共振子を接続することによって、1つのチップ上に複数の共振子を組合せたフィルタを形成することができる。

【0004】

【発明が解決しようとする課題】このようなダイアフラム構造を有する圧電共振子においては、ダイアフラムが数 μm ～数十 μm の厚みの膜のみで構成されており、このような薄膜に数100MPaという大きい応力がかかっている。このような応力のため、ダイアフラムが変形し、共振子の機械的な振動が妨害されて、特性の劣化が生じたり、変形によって配線が断線したり、ダイアフラムの機械的強度が損なわれて、耐衝撃性が低下するなどの問題が生じていた。

【0005】このような傾向は、1つのダイアフラム上に複数の共振子を配列するなどしてダイアフラムの平面サイズが大きくなるほど顕著となり、応力に耐えかねてダイアフラムが破壊され、歩留まりが低下するなどの問題も発生していた。そこで、1つのチップに複数の共振子を形成する場合、1つの基板上に複数のダイアフラムを形成して、各ダイアフラムに共振子を形成する構造が好んで採用されたが、素子サイズが大型化するため、素子小型化およびコストダウンの面で問題となっていた。

【0006】また、このようなダイアフラム上に形成される共振子において、共振抵抗を低減するためには、圧電薄膜の両面の電極薄膜を大きくし、これらの電極薄膜の対向面積を大きくすることによって、静電容量を大きくすればよい。しかしながら、電極薄膜を大きくすると、不要振動が発生して共振特性が劣化するという問題がある。

【0007】それゆえに、この発明の主たる目的は、素子の破壊や特性の劣化を防止することができ、低コスト

で生産することができる小型の圧電共振子を提供することである。さらに、この発明の目的は、上述のような圧電共振子において、共振抵抗が小さく、かつ不要振動の影響の少ない圧電共振子を提供することである。

【0008】

【課題を解決するための手段】この発明は、貫通する中空部を有する基板と、中空部を覆うようにして基板の一方面上に形成され、少なくとも1層以上の薄膜からなるダイアフラムと、ダイアフラムを保持する部分から中空部を横切ってダイアフラムの面に接するように形成される梁とを含み、ダイアフラム上に複数の共振子が形成された、圧電共振子である。このような圧電共振子において、基板と梁とは、ダイアフラムの一方面側において一体的に形成することができる。また、基板と梁とは、ダイアフラムの反対面に形成されてもよい。さらに、複数の共振子は、圧電体層と、圧電体層の一方面上に形成される一方の電極と、圧電体層の他方面上に形成される他方の電極とを含み、一方の電極および他方の電極のそれぞれは、引出し電極と、引出し電極に接続される1つ以上の振動電極とを含み、一方の電極の振動電極と他方の電極の振動電極とが誘電体層を介して交差して形成される複数の振動部を有し、複数の振動部が電気的に並列に接続された構成とすることができる。このような複数の振動部を有する圧電共振子において、隣接する振動部間の距離は、振動部に励振される振動の波長の $1/2$ 以上であることが好ましい。さらに、振動部とダイアフラムの固定端との距離は、振動部に励振される振動の波長の $1/2$ 以上であることが好ましい。また、振動部と梁との距離は、振動部に励振される振動の波長の $1/2$ 以上であることが好ましい。さらに、この発明は、上述のいずれかに記載の圧電共振子を用いた、フィルタである。また、この発明は、上述のいずれかに記載の圧電共振子またはフィルタを用いた、電子機器である。

【0009】ダイアフラムを保持する部分から中空部を横切ってダイアフラムの面に接するように梁を形成することにより、薄膜からなるダイアフラムが補強される。それにより、応力によるダイアフラムの変形を小さくすることができる。このような梁は、ダイアフラムの一方面側において基板と一体的に形成してもよいし、ダイアフラムを介して基板の反対側に形成してもよい。また、ダイアフラム上に形成される共振子として、圧電体層の両面に形成される電極の振動電極を交差させて、複数の振動部が形成されるようにすれば、個々の振動部における各振動電極の大きさを不要振動の影響がでる大きさよりも小さくすることができるため、共振特性の劣化を抑えることができる。また、引出し電極から分岐された振動電極を圧電体層を介して交差させることにより、一方の電極と他方の電極との配置がずれても、振動電極の対向面積は変わらないため、個々の振動部の共振抵抗および共振周波数が変化しない。さらに、圧電体層の両面の

振動電極が交差することにより、複数の振動部が形成されるので、小さい面積に複数の振動部を配置することができる。また、共振周波数が等しい n 個の共振子を電気的に並列接続することにより、全体として不要振動が抑えられ、共振周波数が個々の振動部の $1/n$ である共振子を得ることができる。さらに、隣接する振動部間の距離、振動部とダイアフラムの固定端との距離、振動部と梁との距離を、振動部に励振される振動波長の $1/2$ 以上とすることにより、横方向に漏れる振動が十分に減衰して、このような振動によるスプリアスの発生を抑えることができる。

【0010】この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の発明の実施の形態の詳細な説明から一層明らかとなろう。

【0011】

【発明の実施の形態】図1はこの発明の圧電共振子の一例を示す平面図であり、図2はその断面図解図である。圧電共振子10は、たとえば〔100〕Si基板などの基板12を含む。基板12の一方の面上には、 SiO_2 などの誘電体層14が形成される。これらの基板12および誘電体層14には、平面形状が矩形の貫通した中空部16が形成される。さらに、中空部16を十字状に横切るようにして、基板12の面と同一面を有する梁18が形成される。梁18は、基板12と同じ材料で一体的に形成される。

【0012】また、梁18が形成された側において、基板12の全面には、中空部16を覆うようにして誘電体層20が形成される。誘電体層20は、たとえば SiO_2 などで形成される。この誘電体層20の一方面は、中空部16上において、梁18に接するように形成される。さらに、誘電体層20上には、4つの共振子22が形成される。共振子22は、中空部16上において、梁18と基板12とで囲まれた部分に形成される。共振子22は、ZnOなどの圧電体層と、その両面に形成されるA1などの対向電極と、誘電体層などで構成されたものであり、電極対向部の厚さや膜構成に応じた周波数の厚み縦振動モードで共振する。また、誘電体層20上には、共振子22間の接続用あるいは電気信号取り出し用の配線（図示せず）が形成される。

【0013】このような圧電共振子10を形成するために、図3(A)に示すように、〔100〕Si基板30が準備される。次に、図3(B)に示すように、Si基板30の両面に、熱酸化、スパッタリング、CVD法などによって SiO_2 膜32、34が形成される。そして、図3(C)に示すように、一方の SiO_2 膜32に梁作製のパターニングを行い、開口部36が形成される。

【0014】次に、図3(D)に示すように、KOH、TMAHなどのアルカリエッチング液で、梁の太さ分だけSi基板30が異方性エッチングされる。そののち、

図3(E)に示すように、不用となった一方の SiO_2 膜32が、フッ酸などで除去される。このとき、他方の SiO_2 膜34にはレジストなどが塗布され、 SiO_2 膜34が除去されないように保護される。

【0015】 Si 基板30のエッチングされた面には、図3(F)に示すように、犠牲層38が形成される。犠牲層38としては、たとえば ZnO や多結晶 Si などが用いられるが、除去が容易なものであれば、特に種類は限定されない。次に、図3(G)に示すように、犠牲層38の不要部分が除去され、 Si 基板30の表面と犠牲層38の表面とが平坦化される。不要部分の除去には、たとえばフォトリソグラフィ技術を用いて、レジスタパターンニングののち、不要部分のエッチングを行ってもよいし、基板表面を研磨することにより平坦化してもよい。基板表面を平坦化したのち、図3(H)に示すように、スパッタリングやCVD法などによって、平坦化した面に SiO_2 膜40が形成される。

【0016】次に、 Si 基板30に形成された他方の SiO_2 膜34にパターンニングが行われ、図3(I)に示すように、エッチング用の開口部42が形成される。また、犠牲層38上に形成された SiO_2 膜40の上には、図3(J)に示すように、共振子22が形成される。図では、共振子22が簡素化して記載されているが、共振子22は、誘電体、圧電体、電極となる金属薄膜などの多層構造で形成される。

【0017】そして、図3(K)に示すように、 KOH や TMAH などのアルカリエッチング液を用いて、開口部42側から Si 基板30が異方性エッチングされる。さらに、図3(L)に示すように、犠牲層38が除去され、中空部16が形成される。このとき、中空部16内に残された Si 基板30が梁18となる。このようにして、圧電共振子10が作製される。この圧電共振子10の誘電体層20(SiO_2 膜40)上に形成された共振子22を接続することにより、フィルタを構成することができる。

【0018】なお、図1では、4つの共振子22が形成された圧電共振子10が示されているが、4素子に限るものではなく、要求される素子特性に応じて、 $n \times n$ 個あるいは $n \times m$ 個(n, m は自然数)の共振子22を形成してもよい。また、梁18で囲まれた領域の全てに共振子22を形成する必要はなく、たとえばコンデンサやインダクタなどの他の素子を形成してもよいし、何も形成しない領域があってもよい。また、特性上の問題がなければ、梁18に囲まれた領域ではなく、梁18の上を跨ぐように素子を配置してもよい。

【0019】このような圧電共振子10では、中空部16を横切るようにして梁18が形成されているため、誘電体層20が補強されて、応力などによる誘電体層20の変形が小さくなる。ダイアフラム型の圧電共振子の変形を調べるために、梁が形成されたものと、梁が形成さ

れていないものについて、有限要素法解析を行い、その結果を図4に示した。ここでは、誘電体層20として厚さ $1\mu\text{m}$ の SiO_2 薄膜を用い、共振子22の圧電体層として厚さ $1\mu\text{m}$ の ZnO 薄膜を用い、合計厚さが $2\mu\text{m}$ で平面サイズ $1\text{mm} \times 1\text{mm}$ の正方形ダイアフラムについて解析を行った。そして、梁がない場合、および幅 $10\mu\text{m}$ で、厚さがそれぞれ $10\mu\text{m}$ 、 $20\mu\text{m}$ 、 $30\mu\text{m}$ の梁を縦横等間隔に1本または2本ずつ配置した場合の変形量を示した。図4では、梁がないときのダイアフラムの変形量を100として、梁を形成したときの変形量を示してある。

【0020】図4からわかるように、梁の厚さが $30\mu\text{m}$ で本数が縦横それぞれ2本ずつ形成したとき最大で35%変位を小さくできるという結果が得られた。このように、梁が太く、本数が多くなるほど、ダイアフラムの変形量が小さくなり、変形による特性の劣化、破壊などを抑える効果がある。

【0021】このような梁18は、 Si 基板を削り出して形成したものであり、 Si 基板が単結晶であることから、機械的に強固な梁となっている。そのため、変形を抑える効果だけでなく、ダイアフラムの破壊を防ぐ効果が高く、素子の歩留まりを改善できるという効果もある。

【0022】また、異方性エッチングを用いてダイアフラムを形成すると、中空部の側壁は約 55° の傾斜をもって形成される。これは、 Si の異方性エッチングが【100】面と【111】面のエッチング速度の差を利用していることに起因している。このため、図5に示すように、ダイアフラム作製のためには、所望のダイアフラムサイズに加えて、一辺あたりおよそ(基板厚み) $\times 0.7$ だけダイアフラム1つにつき余分なエリアが必要となる。そのため、基板に複数のダイアフラムを形成すると、ダイアフラムの個数分だけ余分なエリアが必要となるが、この発明の圧電共振子のように、単一のダイアフラムに複数の共振子を形成することにより、余分なエリアによる寸法ロス小さくすることができ、素子の小型化を図ることができる。

【0023】図6は、この発明の圧電共振子を作製するための他の方法を示す図解図である。この製造方法では、図6(A)に示すように、【100】 Si 基板50が準備される。次に、図6(B)に示すように、梁となる部分に、ボロンイオンまたはリンイオンなどがイオン注入され、イオン注入部52が形成される。さらに、図6(C)に示すように、基板50の両面に、熱酸化、スパッタリング、CVD法などによって SiO_2 膜54、56が形成される。

【0024】次に、図6(D)に示すように、イオン注入部52側の SiO_2 膜54はレジストなどで保護しながら、他方の SiO_2 膜56に開口部58が形成される。そして、図6(E)に示すように、 SiO_2 膜54

上に共振子22が形成される。そののち、図6(F)に示すように、開口部58側からSi基板50を異方性エッチングすることにより、中空部16が形成されて、ダイヤフラムが形成される。このとき、イオン注入部52はエッチング速度が極端に低下しているため、Si基板50と選択的にエッチングされ、イオン注入部52が梁を形成する。

【0025】また、梁18は、誘電体層20を介して基板12の反対側に形成されてもよい。このような圧電共振子10を作製するためには、たとえば図7(A)に示すように、[100] Si基板60が準備される。このSi基板60の両面に、図7(B)に示すように、熱酸化、スパッタリング、CVD法などによりSiO₂膜62、64が形成される。そして、図7(C)に示すように、SiO₂膜64に開口部66が形成される。

【0026】次に、図7(D)に示すように、SiO₂膜62上に、CVD法などによって多結晶Siを形成し、フッ酸、硝酸、酢酸の混合液でパターニングを行って、梁18が形成される。このように、梁18が多結晶Siで形成される場合、後の異方性エッチングによってエッチングされないように、梁18の表面がSiO₂薄膜で保護される。なお、梁18は、多結晶Siに限るものではなく、ダイヤフラムの変形を抑止するのに十分な剛性を有する材料であれば、特に限定されるものではない。そして、図7(E)に示すように、SiO₂膜62上に共振子22が形成され、図7(F)に示すように、開口部66側からSi基板60を異方性エッチングすることにより、中空部16が形成される。

【0027】このように、梁18を形成することにより、ダイヤフラム型の圧電共振子の製造方法や梁18の形成位置に限らず、ダイヤフラムの変形や破損を防止することができ、特性の劣化や歩留まりの悪化を防ぐことができる。また、異方性エッチングによって生じる余分のエリアによる寸法ロスを小さくすることができ、素子の小型化を図ることができる。

【0028】また、ダイヤフラムに形成される共振子22として、図8に示すように、圧電体層70を介して、電極72、74が対向するように形成された共振子を採用することができる。この場合、たとえば電極72がダイヤフラムの誘電体層20側に形成され、その上に圧電体層70が形成され、さらにその上に電極74が形成される。

【0029】電極72、74は、圧電体層70の両側から延びる引出し電極72a、74aを含む。引出し電極72a、74aから分岐するようにして、それぞれ3つの振動電極72b、74bが形成される。振動電極72bは、引出し電極72aが延びる方向と同じ向きに延びるように形成される。また、振動電極74bは、引出し電極74aが延びる向きと直交するように延びて形成される。したがって、振動電極72bと振動電極74b

は、圧電体層70を介して対向し、かつ互いに直交するようにして交差する。

【0030】この共振子22では、振動電極72bと振動電極74bとが圧電体層70を介して対向する部分に振動部76が形成される。ここでは、それぞれ3つの振動電極72b、74bが交差することにより、9箇所に振動部76が形成される。この場合、全ての振動部76が1つのダイヤフラム上に形成されてもよいし、それぞれの振動部76が1つのダイヤフラム上に形成されてもよい。そして、これらの振動部76は、それぞれ電氣的に並列接続された構造となる。

【0031】このような共振子22を形成するには、図3、図6、図7などに示す方法で形成されたダイヤフラムの誘電体層20上に、たとえばリフトオフ蒸着などの方法により、電極72が形成される。さらに、図9に示すように、電極72上にZnOなどの圧電体層70が形成される。圧電体層70は、たとえばスパッタリングなどによって薄膜状に形成される。圧電体層70上には、リフトオフ蒸着などによって、電極74が形成される。さらに、図10に示すように、電極74上にパシベーション膜76を形成してもよい。

【0032】このような圧電共振子10では、引出し電極72a、74aから分岐した振動電極72b、74bが交差することによって振動部76が形成されているため、1対の電極が対向する共振子に比べて、各振動部76を小さくすることができる。そのため、各振動部76の大きさが不要振動の影響がでる大きさよりも小さくなるため、共振特性の劣化を抑えることができる。

【0033】また、一方の電極72と他方の電極74の配置がずれても、振動電極72bと振動電極74bとの対向面積は変化しないため、個々の振動部76の共振抵抗および共振周波数は変化しない。

【0034】さらに、3つの振動電極72bと3つの振動電極74bとが交差することによって9つの振動部76が形成されるため、小さい面積に多数の振動部76を配置することができる。また、振動電極72b、74bを一定の幅とすることにより、全ての振動部76における振動電極72b、74bの対向面積が等しくなり、共振周波数の等しい9つの振動部76が形成される。これらの振動部76が電氣的に並列接続されるため、圧電共振子10の共振抵抗は、個々の振動部76の共振抵抗の1/9にすることができる。

【0035】なお、隣接する振動部76の間の距離は、振動部76に励振される振動の波長の1/2以上となるように設定される。このような距離とすることにより、横方向に漏れる振動が十分に減衰して、隣接する振動部76の振動が干渉し合うことがなく、スプリアスの発生を抑えることができる。

【0036】また、図11に示すように、圧電体層70の両面の振動電極72b、74bが、それぞれ引出し電

極72a、74aと略45度の角度をもって形成され、互いに略直交するように交差させてもよい。図11に示す共振子22では、それぞれ2つの振動電極72b、74bが交差することにより、4つの振動部76が形成されている。このような圧電共振子10では、引出し電極72a、74aと振動電極72b、74bとの屈曲角度が小さいので、高周波での外部信号の不要な反射を防止することができる。このように、引出し電極と振動電極との屈曲角度は、任意に変更可能である。

【0037】また、図12に示すように、十字状に形成された梁18によって形成された4つのダイアフラム上に、それぞれ1つの振動部76を形成してもよい。図12に示す圧電共振子10においては、一方の電極72の引出し電極72aと直交するように、2つの振動電極72bが形成されている。また、梁18を介して一方の電極72の反対側に形成された他方の電極74についても、引出し電極74aと直交する振動電極74bが形成されている。これらの引出し電極72b、74bは、ダイアフラム上で直線状に対向するが、梁18上では振動が励振されないため、4つのダイアフラム上に、それぞれ振動部76が形成される。この場合、図12に示すように、振動部76とダイアフラム固定端との間の距離が、振動部76に励振される振動の波長 λ の $1/2$ 以上となるように設定される。このような距離に設定することにより、振動部76から漏れた振動が十分に減衰し、ダイアフラム固定端での反射を防止することができ、共振特性の劣化を防止することができる。

【0038】さらに、図13に示すように、直線状の1つの梁18の両側に形成された2つのダイアフラム上に、4つの振動部76が形成されてもよい。図13に示す圧電共振子10では、一方の電極72の引出し電極72aが梁18に沿って形成され、その両側のダイアフラムに向かってそれぞれ2つの振動電極72bが形成されている。さらに、他方の電極74の引出し電極74aがダイアフラムの外側まで延びて形成され、そこで分岐した振動電極74bが梁18の両側に延びるように形成されている。したがって、振動電極72a、74aが、ダイアフラム上において、互いに直行するようにして交差している。このように、この圧電共振子10では、梁18の両側のダイアフラム上において、それぞれ2つずつの振動部76が形成される。

【0039】この圧電共振子10では、図13に示すように、隣接する振動部76間の距離が、振動部76に励振される振動の波長 λ の $1/2$ 以上となるように設定される。さらに、振動部76と梁18との間の距離も、振動部76に励振される振動の波長 λ の $1/2$ 以上となるように設定される。もちろん、振動部76とダイアフラム固定端との間の距離も、振動部76に励振される振動の波長 λ の $1/2$ 以上となるように設定される。このような距離とすることにより、振動部76から漏れた振動

を十分に減衰させることができ、このような不要振動の影響を抑えることができる。

【0040】このようにして得られた圧電共振子10を複数接続して、フィルタを形成することができる。このような圧電共振子10を用いることにより、小型で不要振動の影響が少なく、良好な特性を有するフィルタを得ることができる。さらに、このような圧電共振子10や、複数の圧電共振子10を用いたフィルタを使用することにより、良好な特性を有する電子機器を得ることができる。

【0041】

【発明の効果】この発明によれば、梁でダイアフラムを補強することにより、ダイアフラムの変形を抑えることができ、変形による特性の劣化の少ない圧電共振子を得ることができる。また、梁でダイアフラムを補強することにより、ダイアフラムの破壊を防ぐことができ、破壊による歩留まりの悪化を防ぐことができる。また、大きい電力を共振子に投入した場合、共振子が発熱して高温となるが、基板に直結した梁が熱を逃がす役割を果たすため、耐電力性が向上する。さらに、1つの基板に1つのダイアフラムを形成することにより、1つの基板に複数のダイアフラムを形成する場合に比べて、素子の小型化およびコストダウンを図ることができる。また、ダイアフラム上に形成される共振子として、圧電体層の両面において互いに交差する振動電極により形成される振動部を用いることにより、共振抵抗が小さく、不要な振動による影響を防止して、良好な特性を有する圧電共振子を得ることができる。さらに、上述のような圧電共振子を用いてフィルタを形成することにより、小型で、良好な特性を有するフィルタを得ることができる。さらに、このような圧電共振子やフィルタを用いることにより、良好な特性を有する電子機器を得ることができる。

【図面の簡単な説明】

【図1】この発明の圧電共振子の一例を示す平面図である。

【図2】図1に示す圧電共振子の断面図解図である。

【図3】この発明の圧電共振子を製造するための製造方法を示す図解図である。

【図4】梁を形成した場合におけるダイアフラムの変形量を示すグラフである。

【図5】異方性エッチングによって生じる余分なエリアを示す図解図である。

【図6】この発明の圧電共振子を製造するための製造方法の他の例を示す図解図である。

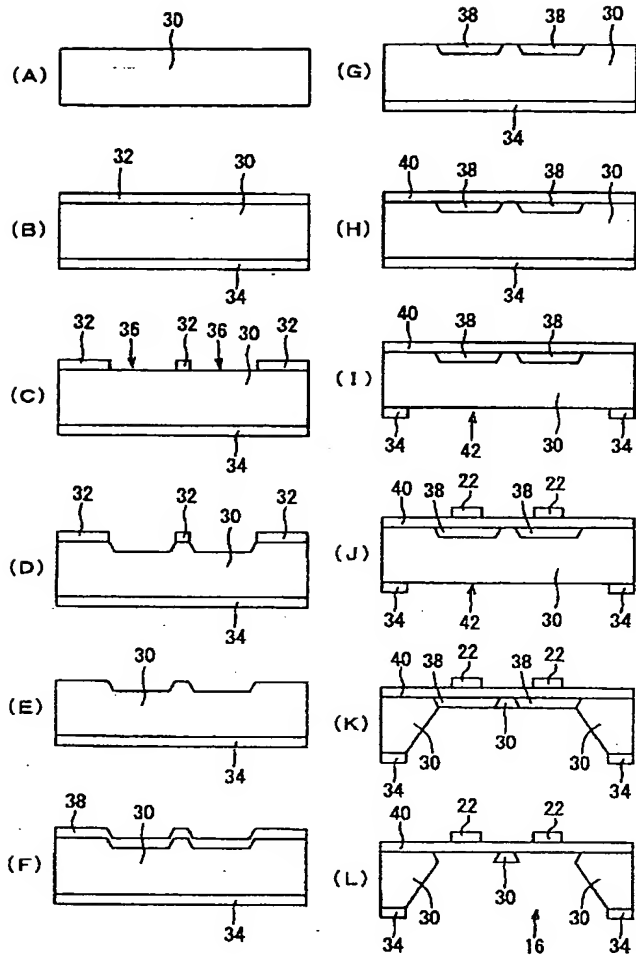
【図7】この発明の圧電共振子を製造するための製造方法のさらに他の例を示す図解図である。

【図8】この発明の圧電共振子において、ダイアフラム上に形成される共振子の一例を示す平面図解図である。

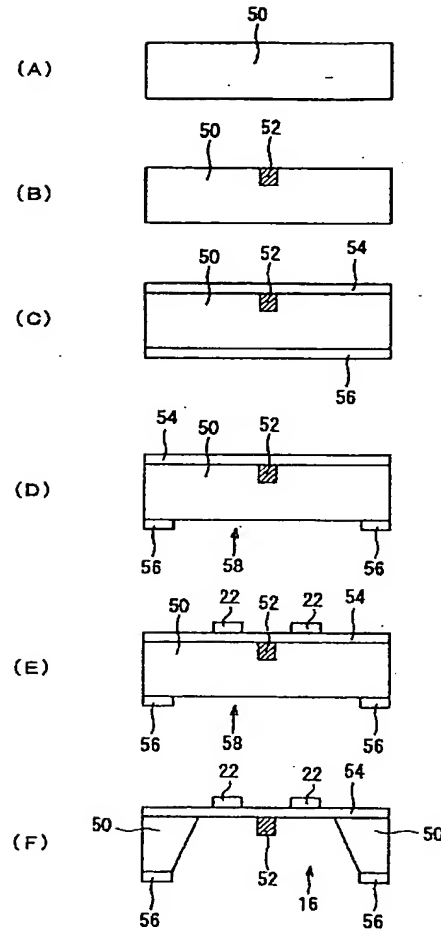
【図9】図8に示す共振子の断面図解図である。

【図10】図9に示す共振子にパシベーション膜を形成

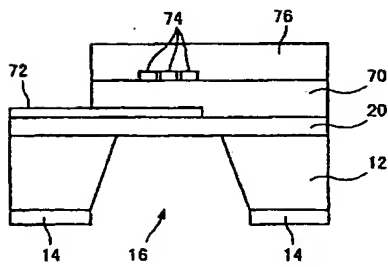
【図3】



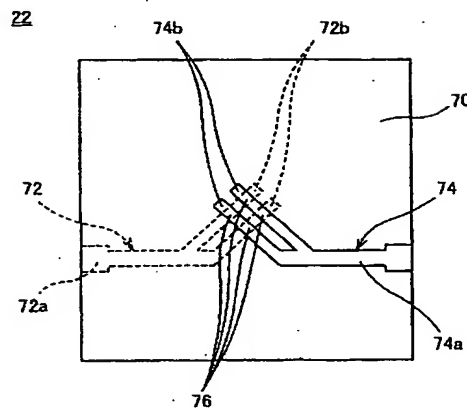
【図6】



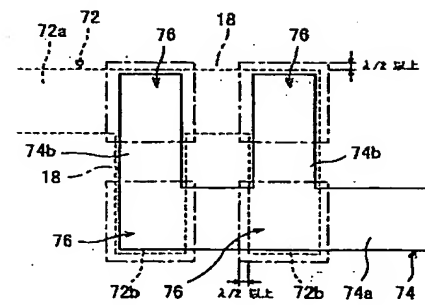
【図10】



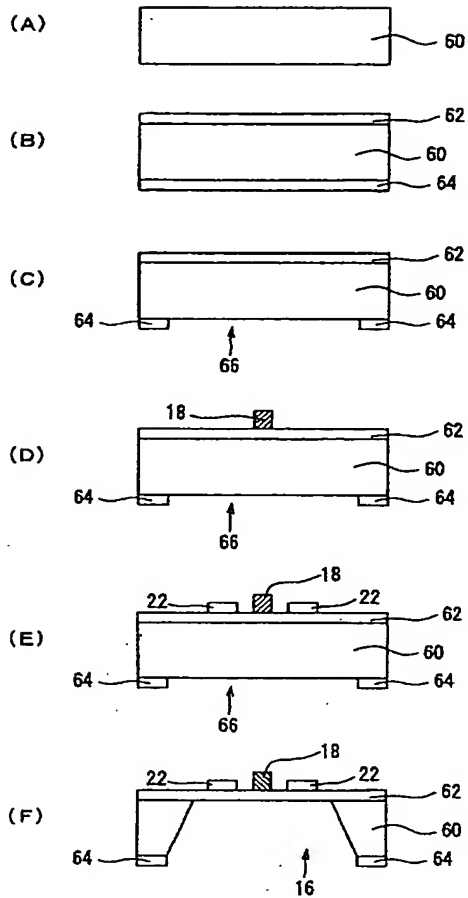
【図11】



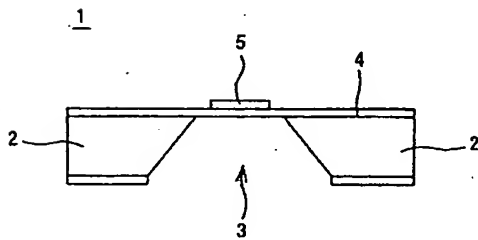
【図12】



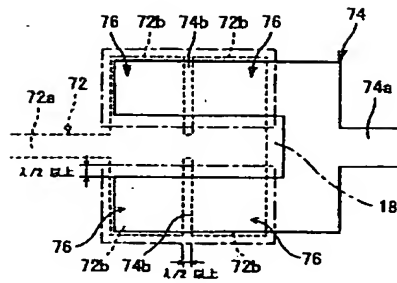
【図7】



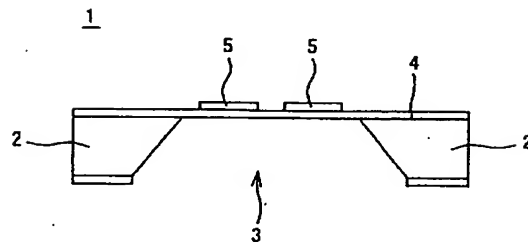
【図14】



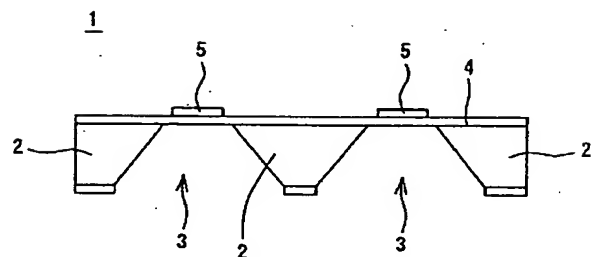
【図13】



【図16】



【図15】



フロントページの続き

(72)発明者 後藤 義彦
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 野村 忠志
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 柴田 明彦
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 吉野 幸夫
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5J108 BB07 CC04 CC11 DD01 DD06
EE03 FF02 JJ01

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**